

高性能 ZVS 降压稳压器消除在宽输入范围负载点应用中提高功率吞吐量的障碍



作者: C. R. Swartz

Vicor 公司 Picor 半导体解决方案首席工程师

介绍

当前具有更高整体效率的电子系统需要更高的功率密度, 这为非隔离负载点稳压器 (niPOL) 带来了大量变革。为了提高整体系统效率, 设计人员选择避免多级转换, 以获得他们所需要的稳压负载点电压。这就意味着 niPOL 需要支持更高的工作输入电压, 提供更高的转换率。除此之外, niPOL 还需要在保持最高效率的同时, 继续缩小电源解决方案的总体尺寸。而且随着产品性能的提升, niPOL 的功率需求会进一步提高。

电源行业通过对 niPOL 进行多项技术升级来应对这一挑战。过去几年, 行业已经看到器件封装、半导体集成和 MOSFET 技术的显著进步, 这带来了高度集成的紧凑解决方案。虽然这些解决方案在有限的电压范围内工作良好, 但在 10:1 或 12:1 的适度降压比例下, 效率与功率输出会略有下降, 而在宽或超宽输入范围内、在降压接近 36:1 的情况下, 其性能会大幅下降。

在过去几年对 niPOL 的各种改变中, 对电源链拓扑本身的改变最少。显然, 我们不仅看到了电流模式控制、仿真电流模式控制和数字控制等各种控制拓扑, 而且还看到了同步整流和自适应驱动器等功率级的改进。这些技术带来了持续的改进和 / 或额外的设计复杂性。

硬开关降压稳压器拓扑本身极大地制约了宽动态工作范围内功率密度的改进。为了缩小电源系统的尺寸, 您必须缩小其重要元件的尺寸。实现这一目标的最佳途径就是提高开关频率, 但这有难度。在使用硬开关技术的情况下提高开关频率, 就像增大漏水大坝的规模一样。这其中有 3 项根本性的挑战:

1. 硬开关: 由于高电压加在主高侧开关上, 瞬间流过大电流所产生的与工作频率以及工作电压相关的开关损耗是宽动态范围内工作的直接障碍。具有更优异开关速率品质因数 (FOM) 的新一代 MOSFET 技术应支持更快开关。快速开关有着其自己的问题; 硬开关 (甚至快速开关) 往往会带来开关节点的尖峰及振铃以及必须解决的 EMI 和栅极驱动器的可靠性问题。这些问题在更高电压及频率下会被放大, 使得更快开关技术在需要更高电压或频率的更宽工作范围内优势大减。

2. 体二极管传导: 同步开关体二极管传导不利于高效率, 会限制开关频率的最高水平。在高侧开关开启前和同步 MOSFET 关断后, 同步开关体二极管一般具有一些传导时间。

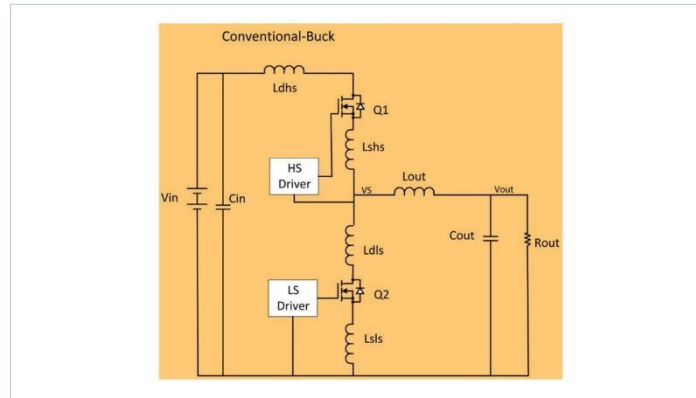
3. 栅极驱动损耗: 在高频率下开关 MOSFET, 会导致更高的栅极驱动损耗。

本文将通过比较两种使用常规降压稳压器拓扑的设计的仿真模型, 阐述在中高开关频率环境下硬开关所面临的挑战。同时, 还将介绍名为“ZVS 降压”的最新降压稳压器拓扑以及它与 Cool-Power®ZVS 降压产品系列的集成。最新 ZVS 降压稳压器的仿真模型将展示其新颖零电压开关拓扑如何通过降低上述三大挑战的影响, 实现极高功率密度、效率、功率输出能力和宽动态范围。不仅将介绍 ZVS 降压拓扑的众多优势, 而且还将介绍其工作原理。

仿真模型

图 1 是典型常规降压拓扑的示意图以及相关寄生电感。这些电感可能存在于 MOSFET 寄生电感和 / 或 PCB 线迹本身的集总寄生电感中。为了以图形方式显示该拓扑在较高频率应用中使用时制约因素, 使用业界最佳的 MOSFET (以及制造商的 SPICE 模型) 构建仿真模型。

图 1:
常规降压拓扑

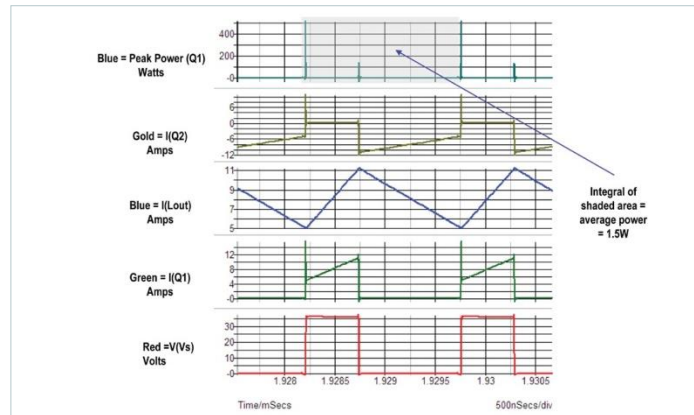


假定转换器设计工作输入电压为 36V, 并在 8A 满负载电流下降压至 12V。仿真分别使用 2μH 电感和 1μH 电感在 650KHz 和 1.3MHz 下运行。MOSFET 的导通电阻为 10mohm。4 个寄生电感针对 Lsh 设置为 300pH, 而针对其它电感值则设置为 100pH。寄生值主要根据与电源系统级封装 (PSiP) 电源设计概念有关的可用封装技术及布局方法确定。栅极驱动器使用 4ohm 源极电阻最小化响声, 使用 1ohm 汲极电阻为高侧驱动器实现更快的关闭, 而在这两种情况下, 则为低侧驱动器使用 1ohm 源极及汲极电阻。

硬开关

图 2 是高侧 MOSFET Q1 相对于 VS 节点电压及电流波形 (Q1 (绿色)、Q2 (红色) 和输出电感 Lout (蓝色)) 的瞬态功耗的仿真结果。

图 2:
650kHz 仿真 (500ns/div)

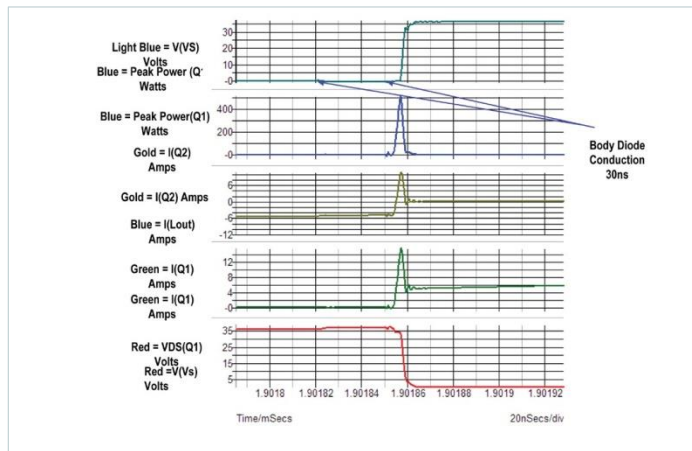


仿真结果说明开启损耗极高，关断损耗相对较低。两者之间是 MOSFET $R_{DS(on)}$ 主导的损耗，非常低。过去几年，MOSFET $R_{DS(on)}$ 得到了显著改善。在大部分当前设计中，传导损耗很低，更容易管理。在整个开关周期综合瞬态功耗时发现，高侧 MOSFET 在 650KHz 下的平均功耗为 1.5W，其中 0.24W 为传导损耗、0.213W 为关断损耗、1.047W 为开启损耗。总损耗的主要来源是 Q1 开启损耗。

图 3 是高侧 MOSFET Q1 开启（包括开启前沿部分）前的快照。低侧 MOSFET Q2 的关断和 Q1 的开启之间有 30ns 的死区时间。这一死区时间的作用是确保开启时不会发生 MOSFET 的交叉传导。因此，体二极管必须在死区时间内向电感续流。Q2 的体二极管这段时间为正向偏置，电荷贮存在二极管的 PN 结中。在二极管能阻止反向电压之前，必须清空该电荷。这个过程被称为反向恢复。

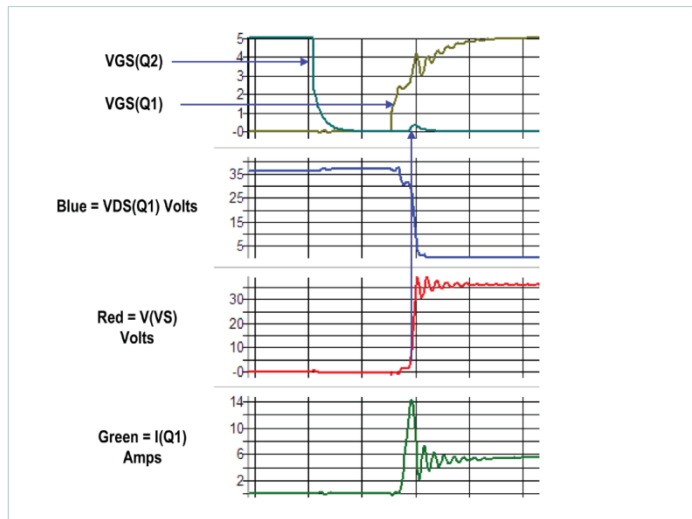
在图 3 中，Q1 的漏-源电压极高，接近 V_{IN} （受布局的寄生电感影响），同时也有极大电流流入 Q2 的体二极管。Q1 必须消耗 Q2 体二极管的反向恢复电荷，同时还暴露在几乎全部输入电压下，因此峰值功率极大。高侧 MOSFET 源极电感 L_{sh} 对这一状况帮助不大。开启时，因其间的反向恢复电流压降，该电感会从 MOSFET 带走栅极驱动。该压降处于错误的方向，使得源电压相对于栅极电压有所上升，而此时驱动器正在努力克服开启的米勒效应。这会导致在米勒区更长的时间周期以及高侧 MOSFET 及驱动器更高的功耗。因此，在 Q2 体二极管恢复并能阻止电压之前，高侧 MOSFET 无法进入低电阻区。在峰值恢复电流达到其最大值后的复合时间内，Q2 的体二极管同时承受着反向电流及反向电压，因此其中会有功耗。在复合完成后，体二极管中就没有功耗了。

图 3：
650kHz 仿真 20ns/div 反向恢复效果



加速栅极驱动可轻微降低高侧 MOSFET 中的功耗。不过加速栅极驱动，Q1 会以更快速度通过线性区，这会通过注入更大反向恢复电流，让 Q2 的体二极管更快反向恢复。由于寄生电感中贮存有能量，这会使 V_s 节点更快上升。图 4 是我们 650KHz 仿真的栅极驱动以及 L_{sh} 从 200pH 增大到 500pH 对 Q1 驱动的影响。注意：在 V_s 上升的过程中，Q2 上会出现凸块。因 Q2 的米勒电容和 V_s 节点的 dv/dt 问题，该凸块会与 Q2 的栅极驱动器耦合。不难想象加速 Q1 驱动的影响。更快的 dv/dt 不仅会在 Q2 的栅极上造成更大凸块，而且还会带来更大的响声。如果 Q2 是支持低栅极阈值的低压器件，Q2 可能回导通，导致周期性交叉传导。这一交叉传导可能具有破坏性，也可能没有，但肯定会降低效率。此外，寄生电感中贮存的较大能量还可能会导致 MOSFET 上的电压过高，甚至可能需要掐断耗散。

图 4:
将 Lsh 提升至 500pH, 对
650kHz 仿真 20ns/div 栅极
驱动的
影响



更高频的工作

接下来使用较小的输出电感器，在两倍开关频率下再度运行常规降压仿真模型，以维持基本不变的峰值电流。对模型不做其它修改。1.3Mhz 时，高侧 MOSFET 的总仿真损耗增大至 2.73W。不出所料，与 650Khz 仿真相比，开关损耗均提高 1 倍。Q1 中的 RMS 开关电流保持不变，因此传导损耗没有发生很大的变化。

如果只考虑 Q1 中的损耗，开关频率提高 1 倍会导致至少 1.2% 的效率降低。如果转换比例更大，对效率的影响还会大幅增加。这些结果说明，这并不是缩小尺寸、提高功率的最好方法。要缩小电源解决方案的尺寸并仍然提供有意义的输出功率能力，必须解决开关损耗问题，实现更高的开关频率。

ZVS 拓扑

图 5 是 ZVS 降压拓扑的原理图。从原理图上看，除了在输出电感器上跨接一个额外的钳位开关外，它与常规降压稳压器完全相同。增加钳位开关的目的是让输出电感器中贮存的能量能够用于执行零电压开关。

图 5:
ZVS 降压拓扑

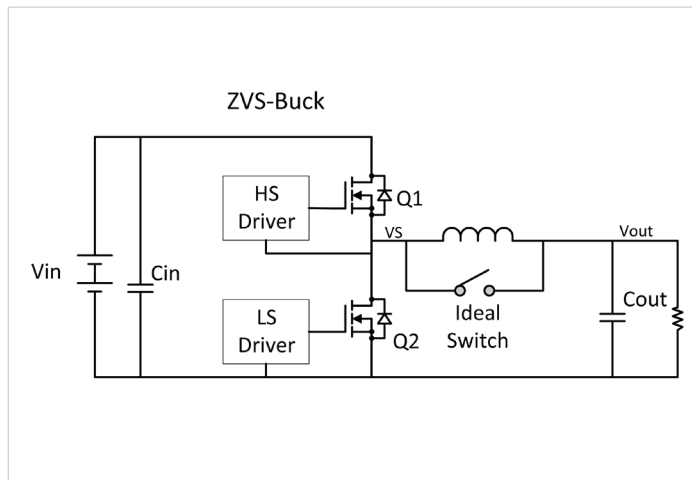
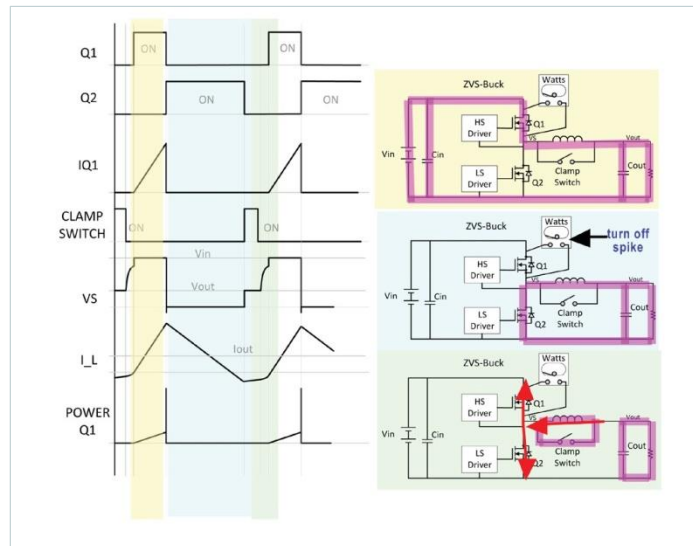


图 6:
ZVS 降压时序示意图



ZVS 降压拓扑基本有三大状态，它们被定义为 Q1 导通阶段、Q2 导通阶段和钳位阶段。要了解零电压开关的工作原理，您必须假定在谐振过渡后 Q1 在近乎零电压下开启。在 D-S 电压接近零时，Q1 在零电流下开启。MOSFET 和输出电感器中的电流会慢慢升高，直至由 Q1 导通时间、电感器间电压和电感器值共同决定的峰值电流。在 Q1 导通阶段，电能存储在输出电感器中，而电荷则提供给输出电容器。标黄的区域显示的是对应于 Q1 导通阶段的等效电路及电流。在 Q1 导通阶段，Q1 的功耗由 MOSFET 导通电阻主导，开关损耗近可忽略。

接下来，在不足 10ns 的极短体二极管导通时间后，Q1 会迅速关断。该体二极管传导时间所增加的功耗可以忽略。在体二极管电流换向时，Q1 会发生与峰值电感器电流成比例的关断损耗。接着 Q2 会开启，而且贮存在输出电感器中的能量会提供给负载和输出电容器。在电感器电流下降到零时，同步 MOSFET Q2 会保持导通，直至将一些能量存储在输出电容器的输出电感器中为止。这表现为电感器电流略变为负。Q2 导通阶段及等效电路会出现在蓝色阴影区。

在控制器确定电感器中贮存有足够的能量后，同步 MOSFET 会关断，钳位开关会开启，从而会将 V_S 节点钳至 V_{OUT} 。钳位开关不仅可将输出电感器电流与输出隔离开，同时还能够近乎无损耗地以电流方式循环贮存的能量。在钳位时间段里（极短），输出由输出电容器提供。

在钳位阶段结束时，钳位开关断开。输出电感器中存储的能量会与 Q1 及 Q2 输出电容的并行组合谐振，导致 V_S 节点电压谐振到 V_{IN} 的幅值。这种振铃会为 Q1 的寄生输出电容放电，减少 Q2 的寄生米勒电荷并为 Q2 的寄生输出电容充电。这允许 Q1 在 V_S 节点接近 V_{IN} 时，无损开启。包括谐振过渡和等效电路在内的钳位工作阶段显示为绿色区域。这里需要指出的是，当钳位开关导通时，电流按粉色电流环路循环；当钳位开关断开时，电流则按红色箭头流动。

这一拓扑采用多种重要方式解决了之前所述的局限性问题：

1. 只要有钳位阶段，就没有在高侧 MOSFET 开启前需要高反向恢复电流的体二极管导通。
2. 开启损耗基本完全消除。
3. 高侧 MOSFET 栅极驱动不受寄生电感 L_{sh} 的影响。由于 ZVS 的作用以及无开启电流冲击，高侧 MOSFET 开启时消除了米勒效应。这有助于缩小高侧栅极驱动器的尺寸，并减少功耗。高侧 MOSFET 的开启速度不必特别快，可实现平滑的波形和更低的噪声。

比较仿真

图 7 是使用之前寄生电感值的 ZVS 降压拓扑的原理图。仿真仍然运行相同的 36V 至 12V 稳压器（工作电流为 8A，频率为 1.3Mhz），以便将高侧 MOSFET 的功耗与之前设计进行比较。ZVS 降压使用 230nH 电感器和与之前仿真相同的 MOSFET 及栅极驱动器特征。

图 7：
带寄生电感的
ZVS 降压

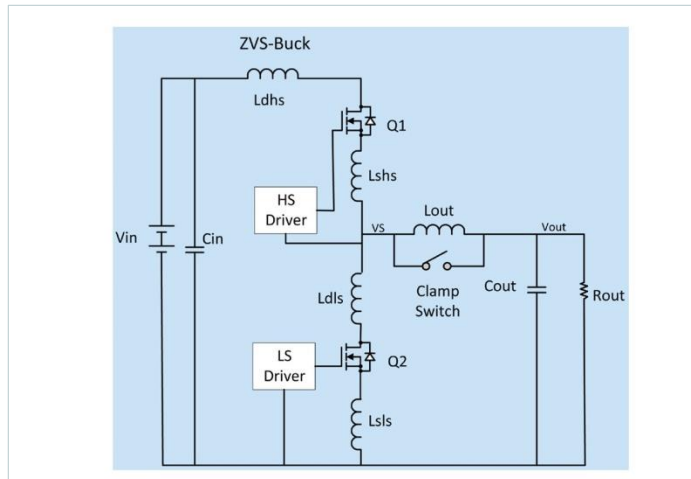


图 8 是工作频率为 1.3Mhz 的 ZVS 降压拓扑的仿真结果以及相对应的高侧 MOSFET Q1 的瞬态功率曲线。含开关损耗及传导损耗的平均功耗在高侧 MOSFET 中为 1.33W，甚至低于工作在一半开关频率下并使用较大电感器的常规稳压器。在两种设计都以 1.3Mhz 仿真时，高侧 MOSFET 的功耗降低更加明显，即 1.37W。从图 8 的功耗曲线可以看出，开启损耗近乎为零，开启时 Q1 中没有大电流尖峰。在 Q1 开启前没有体二极管传导，没有反向恢复效应，包括 Q2 体二极管中的反向恢复损耗。

该图是谐振过渡 ZVS 功能，包括 MOSFET (Q1 和 Q2) 输出电容（与 L_{out} 有响声）的并行组合。而且还可以看到，Q1 的开启并非准确地发生在零电压位置上。使用 Q1 两端一些残余的电压开关它，一般可实现最佳整体效率，从而可减少钳位阶段需要循环的存储能量的数量。需要做出综合权衡，看是要最小化与钳位阶段有关的损耗，还是要通过在确切零电压下开关 Q1 来实现省电。栅极驱动器开启损耗还因去除 ZVS 功能所致的米勒电荷而降低。驱动器不必为 Q1 的 G-D 电容放电，因此高侧驱动器中的损耗会降低。此外，高侧驱动器不必在开启时与寄生电感 L_{sh} 对抗，因为该驱动器在开启时提供较少的电荷，而且 L_{sh} 中没有存储能源的大电流冲击。

图 8:
ZVS 降压仿真波形

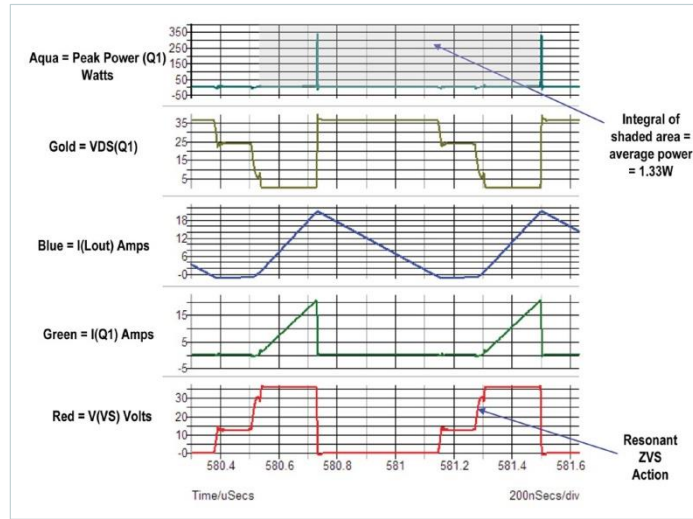
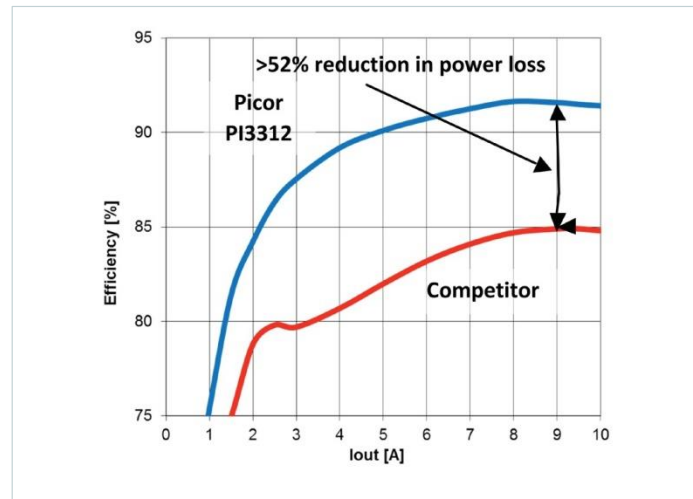


图 9 是在 24VIN 至 2.5VOUT (9.6:1) 10A 设计中，电流同类竞争硬开关解决方案与 ZVS 降压拓扑之间的性能差异。满载效率差异接近 6.5%（轻负载效率也有明显差异），因此 9A 测量点上功耗降幅超过 52%，

图 9:
ZVS 降压 9.6:1 步降 24V - 2.5V (10A 时) 性能与同类竞争解决方案的比较



其它优势

基于 ZVS 降压拓扑与 Picor 的高性能硅芯片控制器架构的集成，开发出了 PI33XX 系列宽输入范围 DC-DC 稳压器。该 DC-DC 解决方案由 10 毫米 x 14 毫米 SiP 构成，包含只需外加一颗输出电感器和几颗陶瓷电容器便能形成完整电源系统的所有电路。高开关频率允许使用极小的电感器。整个解决方案不仅尺寸 (25 毫米 x 21.5 毫米) 小于同类竞争集成解决方案，同时还能以 98% 的峰值效率提供高达 120W 的输出功率。PI33XX 的最短导通时间是 20ns，从 36V 输入向 10A 负载点提供 1V 输出，不仅效率超过 86%，而且在从 1V 到 15V 的整个输出电压范围内，输出电流没有任何减少。

高级硅芯片与 ZVS 降压拓扑的完美结合，除带来宽输入范围和高效率外，还可带来一些其它优势。因为 ZVS 拓扑对控制增益斜率为 -1、相移为 90 度的输出传输功能具有与生俱来的稳定性，在高频率开关的协助下，可实现带宽极大的反馈环路。PI33XX 无需外部补偿（尽管可以添加一些）。闭环交叉频率一般为 100kHz，有 55 度相位裕度和 20dB 的增益裕度。高闭环增益和小输出电感器允许闭环输出阻抗在宽频率范围内为低。这会导致极快的瞬态响应，在使用适度陶瓷输出电容值时恢复时间在 20 至 30 μ s 之间，不需要其它大型存储电容器辅助。极为精确的输入前馈方法有助于误差放大器输出电压准确反映输出负载需求。这有助于执行极为简单的电流共享方法，通过并联 Si 增大输出功率。只需单独连接每个 PI33XX 误差放大器，便可准确并联均流。如果用户希望各个单元彼此追踪、一起同步，也可进行更多连接。

使用交错方式并联多达 6 个类似模型，既可同步 PI33XX。PI33XX 具有近乎理想的同步整流器驱动，允许高侧 MOSFET 关断与同步 MOSFET 开启间不到 10 纳秒的体二极管换向时间。这有助于降低高侧 MOSFET 的关断损耗和体二极管的传导损耗。除了高负载下的高效率优势外，PI33XX 还使用极高效率的偏置系统和脉冲跳频模式，可实现优异的轻负载效率。见图 9。

灵活性

使用零电压开关的高性能硅芯片控制器架构能应用于升压拓扑及升降压拓扑等其它拓扑，只需重新排列电源开关，就能实现类似的优势。事实上，这将在高效率及更高输入电压下实现电源转换的任意组合，同时还可提供低开关损耗、高功率吞吐量并缩小解决方案尺寸。

结论

本文详细介绍了力图让常规降压拓扑工作在高输入电压和高开关频率下一直以来所遇到的各项挑战。降压转换器工作在高频率和高输入电压下的目的是缩小电源系统的整体尺寸，这样它就能用于替换双转换级，在高频率下工作在更宽的输入范围内。文中发现，要工作在更高开关频率下，高侧 MOSFET 的开启损耗必须降低或消除。

ZVS 降压拓扑可作为一种在不降低功率吞吐量的情况下缩小所需尺寸的方法。所介绍的名为 PI33XX 的新产品，不仅使用 Picor 高性能硅芯片控制器架构，而且还包含在高功率吞吐量和高效率下实现宽输入范围 (8V-36V) 至各项输出 (1、2.5、3.3、5、12 和 15V 等) 所需的各种特性。最后，本文还阐述了相同的高性能硅芯片控制器架构也能用于一般使用升压或升降压拓扑完成的硬开关应用，这可显著提高功率吞吐量和功率密度。

作者现任 Vicor 公司 Picor 半导体解决方案首席工程师，在电源系统设计方面拥有超过 25 年的丰富经验，是 IEEE 会员。